

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭60-242678

⑫ Int. Cl.<sup>4</sup>  
H 01 L 29/78

識別記号

庁内整理番号  
7514-5F

⑬ 公開 昭和60年(1985)12月2日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体記憶装置

⑮ 特 願 昭59-98971

⑯ 出 願 昭59(1984)5月17日

⑰ 発 明 者	竹 下 哲 義	諏訪市大和3丁目3番5号 株式会社諏訪精工舎内
⑰ 発 明 者	栗 原 一	諏訪市大和3丁目3番5号 株式会社諏訪精工舎内
⑰ 発 明 者	岡 秀 明	諏訪市大和3丁目3番5号 株式会社諏訪精工舎内
⑰ 出 願 人	株式会社諏訪精工舎	東京都新宿区西新宿2丁目4番1号
⑰ 代 理 人	弁理士 最 上 務	

## 明 細 書

### 1 発明の名称 半導体記憶装置

### 2 特許請求の範囲

(1) 絶縁基板上に設けた導電性電極に接して非晶質シリコン、微結晶シリコンもしくは多結晶シリコンを形成、さらにシリコン酸化膜を形成し、該酸化膜上に炭素含有率35原子パーセント以上の非晶質、微結晶もしくは多結晶シリコン炭化膜を形成したことを特徴とする半導体記憶装置。

(2) 特許請求の範囲第1項記載の非晶質、微結晶もしくは多結晶シリコン炭化膜にホロンやガリウムなど元素周期表Ⅲ族元素を0.1ppmから100ppm添加したことを特徴とする半導体記憶装置。

### 3 発明の詳細な説明

#### 〔技術分野〕

本発明は非晶質や微結晶もしくは多結晶のシリ

コン(以下、非晶質シリコンで代表する。)を用いた不揮発性メモリーに関する。

#### 〔従来技術〕

不揮発性メモリーとして酸化膜と窒化膜を半導体基板上に形成した所謂NOS構造は高密度記録が可能であり、内容の書き換えが容易に出来る等のすぐれた利点を数多く持つている。そのために近年、数多くの研究がなされており固体撮像・記憶デバイス(電子通信学会技術報告、ED82-138)やビデオディスク(IEEE Trans. on E. D., ED-28-854)などの応用が提案されている。しかし半導体基板として結晶シリコンを用いる限り大面積化して大容量にすることは難しく、非常に高コストとなる。それで低コストで大面積化が可能な非晶質シリコンを基板として用いることが提案されている(電子通信学会技術報告、88D-83-28)。金属-窒化膜-酸化膜-半導体基板型(以下、MNOSと略す。)ダイオードにおいて窒化膜の特性はメモリー書き込み特性や保持特性に大きな影響を与える。また基

膜に非晶質シリコンなどを用いる限り高温でのプロセスを用いることは水素の離脱などのため不適当であり、プラズマ分解法による非晶質シリコン窒化膜の堆積が用いられている。しかしプラズマ分解法によるシリコン窒化膜は堆積条件によつて大きく変化する。B/N比が化学当量比と異なる。それゆえに結合が不完全になりやすく低抵抗の窒化膜となつてしまい、MNO<sub>2</sub>ダイオードとしての保持特性や再現性に対して大きな問題となる。該非晶質シリコン窒化膜を高抵抗にするにはプラズマ分解用高周波電力を大きくすることや堆積時の基板温度を高くすることが考えられるが前者は装置が大きくなり高コストとなり後者は基板である非晶質シリコンに悪影響を及ぼしメモリーとして再現性が問題となる。

#### 【目的】

本発明はこれらの欠点を除去するもので、非晶質不揮発性メモリーとして保持特性や再現性がすぐれていて、大面積で大容量かつ低コストな非晶質不揮発性メモリーを提供することを目的とする。

いて堆積したもので、13から16は同一真空槽内で真空を破ることなく堆積できる(以下、この構造によるものをMCOBメモリーと呼ぶ。)。ここで、本発明で用いたa-BiCの堆積条件と従来より用いられているa-BiNの一般的な堆積条件を比較する(表1に示す)。

	a-BiC	a-BiN
堆積温度	200~300℃	500~400℃
高周波電力	10~100W	100~1000W
堆積速度	100~3000Å/分	50~300Å/分

表1 堆積条件のちがい

表1より明らかなように一般的にa-BiC膜の方が堆積温度は低くてよく、かつ高周波電力は1ケタ位少なくすむ。しかも堆積速度はa-BiCの方が速いため非常に低コストとなり、装置は小規模のもので十分である。また表1の条件で作製した膜の抵抗率に関してもa-BiCはa-BiNと同質以上の高抵抗となる。

さらに、電気的特性を第2図と第3図に示す。

#### 【概要】

すなわち、該非晶質シリコン窒化膜(以下、a-BiNと略す。)にかえて非晶質シリコン炭化膜(以下、a-BiCと略す。)を用いることで、すぐれた非晶質不揮発性メモリーが提供できる。

#### 【実施例】

第1図は本発明の実施例の非晶質不揮発性メモリーの断面図である。11はガラス、石英など絶縁基板、12はアルミニウム、モリブデン、クロム、ITOなど下部電極、13と14は非晶質シリコンで水素化されており、13はリン高ドーパのp<sup>+</sup>型、14はリン低ドーパのp型で膜厚はそれぞれ100~2000Åと2000~20000Åである、15はプラズマ陽極酸化などにより非晶質シリコンを酸化したシリコン酸化膜で厚さ5~100Å、16は水素化非晶質シリコン炭化膜で炭素含有率35原子%以上のものであり厚さ300~3000Å、17は上部電極でアルミニウム、モリブデン、クロム、ITOなどである。13、14、16はいずれもプラズマ分解法を用

第2図は本発明によるa-BiCを用いた不揮発性メモリー(MCOBメモリー)の容量対電圧曲線のシフト例であり、21は書き込み前の曲線であり、22は1.0μsec幅で高さ15Vのパルス書き込み後の曲線である。書き込み時間は1.0μsecで十分である。比較としてa-BiNを用いたメモリー(MNOBメモリー)の容量対電圧曲線のシフト例を第4図に示す。41は書き込む前の曲線であり、42は1.0μsec幅で高さ15Vのパルス書き込み後の曲線である。従来のa-BiNを用いたメモリーでも書き込み時間1.0μsecまでは十分に応答できるが、書き込み前とのシフトの量を比べてみると明らかに本発明によるa-BiCを用いたメモリーの方が大きく、本発明によるメモリーはさらに高速での書き込みに対応出来る。不揮発性メモリーに要求されている書き込み時間が短い(少なくとも1.0μsec以下)という条件に本発明による例は十分に満足しており、さらに短い0.1~0.01μsecという書き込み時間にも十分に応答しうるものである。

不揮発性メモリとして、書き込み時間以上に重要な要求条件として保持時間の間隔がある。保持時間は出来るだけ長い方がよく、数年以上であることが望ましい。第3図は本発明装置のフラットバンド電圧を経過時間に対して示したものである。書き込み条件は幅 $1.0\mu\text{sec}$ で高さ $15\text{V}$ のパルスによつて、その後の放置時間を横軸に取っている。書き込み前のフラットバンド電圧は $2\text{V}$ 程度であるので第3図の51のグラフより保持時間(ここではフラットバンド電圧が上記の $2\text{V}$ との差で初期電圧の $1/2$ となる時間とする。)は $10\text{年}(3600\text{日位})$ 以上となり、不揮発性メモリとして十分に使用し得る。比較として従来の $\alpha\text{-Si}$ を用いた $\text{NMOS}$ 型メモリでの保持時間の特性を第5図に示す。51が第3図と同様に書き込みパルスを $15\text{V}$ 、幅 $1.0\mu\text{sec}$ としたもので保持時間は $100\text{日}$ 以下となり用をなさず、書き込みパルスを $15\text{V}$ 、幅 $5.5\mu\text{sec}$ として第3図、52のように初期のフラットバンド電圧を本発明装置と同じく $4\text{V}$ 程度としても保持時間は

$1000\text{日}(27\text{年位})$ 以下である。さらに本発明による装置は消去に関しても非晶質 $\text{NMOS}$ 型より短時間に間隔なく消去可能である。

以上、本発明に用いた装置の電気的特性例は第1図で15のシリコン酸化膜の厚さ $35\text{\AA}$ 、16の非晶質シリコン炭化膜は炭素含有量が75原子%で厚さ $850\text{\AA}$ である装置によつて、膜厚や炭素含有量に関しては第1図を説明したときに用いた数値の範囲であるなら良好な特性を出し得るが電気的特性例は其中で比較的良好なものを示してある。また第1図で16の炭化膜にボロンやガリウムなど元素周期表Ⅲ族元素を $0.1\text{ppm}$ から $100\text{ppm}$ 、特に $7\text{ppm}$ 程度添加することで保持時間は長くなり、結果的に短いパルスにて書き込んでも数年は保持出来る。第1図で16の炭化膜の炭素含有量は35原子パーセント以上、特に50原子パーセントから85原子パーセントで炭化膜製造条件を選ぶことで良好な結果が得られる。

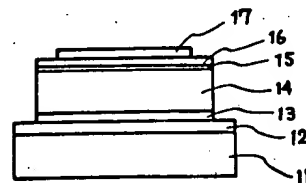
#### 【効果】

以上の実施例に示されるように $\alpha\text{-SiC}$ を用いた非晶質シリコン不揮発性メモリは保持時間 $10\text{年以上}$ 、書き込み時間 $0.1\mu\text{sec}$ 以下であり、消去スピードも速く、しかも大面積、大容量かつ低コストと不揮発性メモリとして過去にない性能を持つ装置である。

#### 4. 図面の簡単な説明

第1図は本発明のメモリ構造の断面図。第2図、第3図は本発明の非晶質メモリでの電気的特性図。第4図、第5図は従来の非晶質メモリでの電気的特性図である。

以 上

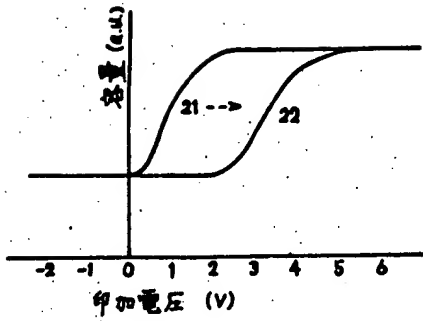


第 1 図

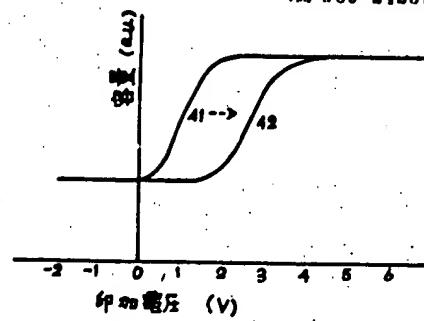
出願人 株式会社諏訪精工舎

代理人 弁理士 最上

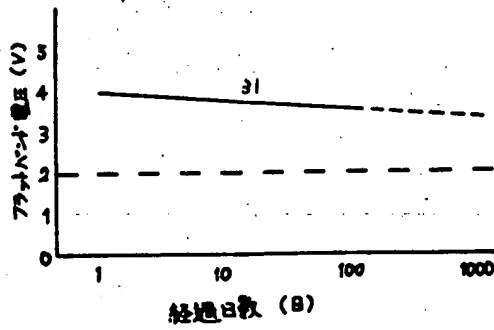




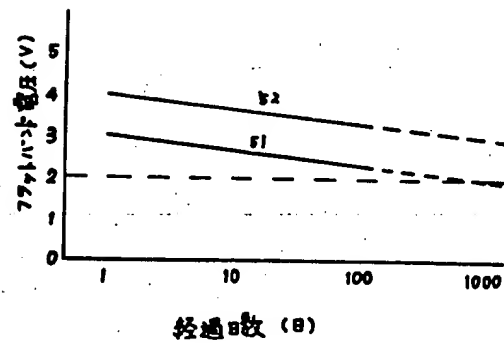
第 2 図



第 4 図



第 3 図



第 5 図